

## KOREAN PATENT ABSTRACT (KR)

### PUBLICATION

(51) IPC Code: H04N 7/13

(11) Publication No.: 1995-0030681

(43) Publication Date: 24 November 1995

(21) Application No.: 10-1994-0009507

(22) Application Date: 30 April 1994

(71) Applicant:

Daewoo Electronics Co., Ltd.

541 Namdaemun-ro 5<sup>th</sup> Street, Choong-gu, Seoul, Korea

(72) Inventor:

**Soongeon, Gweon**

(54) Title of the Invention:

Frame Memory Structure of Image Decoder

#### Abstract:

Provided is a frame memory structure of an image decoder, which temporarily stores decoded image data for display. The frame memory structure is formed of: a slice buffer to store the decoded image data of macro block units into slice units; a de-multiplexer to select and transfer one of a plurality of data buses connected to the slice buffer according to a control signal for record-selection; a memory means, comprised of a plurality of frame memories, to store a plurality of frame data input by the de-multiplexer; and a multiplexer to select and output any of data read from the plurality of frame memories according to a control signal for read-selection, whereby avoiding data collision, smoothly forwarding the data to a display unit and avoiding the depletion of the quality of the last decoded image.

(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) Int. Cl.  
H04N 7/13

(11) 공개번호 특.1995-0030681  
(43) 공개일자 1995년 11월 24일

(21) 출원번호 특.1994-0009507  
(22) 출원일자 1994년 04월 30일  
(71) 출원인 대우전자 주식회사 배순훈  
서울특별시 중구 남대문로 5가 541번지 (우 : 100-095)  
(72) 발명자 권순건  
서울특별시 도봉구 창동 주공아파트 1902-513  
(74) 대리인 장성구, 김원준

심사청구 : 있음

(54) 영상복호기에서의 프레임 메모리 구조

요약

본 발명은 고선명 텔레비전(HDTV)등과 같이 높은 주파수에서 동작하는 영상복호기에서 사용되는 디스플레이용의 프레임 메모리 구조에 관한 것으로, 복호화된 영상데이터신호를 디스플레이를 위해 일시적으로 저장하는 영상복호기에서의 프레임 메모리 구조에 있어서, 매크로 블록단위로 복호화된 영상데이터를 슬라이스 단위로 저장하기 위한 슬라이스 버퍼와, 이 슬라이스 버퍼의 출력에 연결되는 복수의 데이터 버스중 어느 하나를 기록선택을 위한 제어신호에 따라 선택하여 데이터를 전달하는 디멀티플렉서와, 복수의 프레임 메모리로 구성되어 디멀티플렉서를 통해 입력되는 복수의 프레임의 데이터를 저장하기 위한 메모리 수단과, 판독선택을 위한 제어신호에 따라 복수의 프레임 메모리에서 판독되는 데이터중 어느 하나를 선택하여 디스플레이를 위해 출력하는 멀티플렉서를 구비함으로써, 데이터의 충돌을 피하면서 디스플레이부로의 데이터 전송을 원활하게 수행 할 수가 있어 최종적으로 복원되는 영상 화질떨림을 방지할 수 있도록 한 것이다.

도면

도1

발명사

[발명의 명칭]

영상복호기에서의 프레임 메모리 구조

[도면의 간단한 설명]

제1도는 본 발명에 따른 영상복호기에서의 프레임 메모리 구조에 대한 블록구성도, 제2도는 제1도에서의 버스제어를 설명하기 위해 디멀티플렉서와 멀티플렉서를 개략적으로 도시한 도면.

본 내용은 요부공개 건이므로 전문내용을 수록하지 않았음

(57) 청구의 범위

청구항 1

복호화된 영상데이터신호를 디스플레이를 위해 일시적으로 저장하는 영상복호기에서의 프레임 메모리 구조에 있어서, 매크로 블록 단위로 복호화된 영상데이터를 슬라이스 단위로 저장하기 위한 슬라이스 버퍼와, 상기 슬라이스 버퍼의 출력에 연결되는 복수의 데이터 버스중 어느 하나를 기록선택을 위한 제어신호에 따라 선택하여 데이터를 전달하는 디멀티플렉서와, 복수의 프레임 메모리로 구성되어, 상기 디멀티플렉서를 통해 입력되는 복수의 프레임의 데이터를 저장하기 위한 메모리 수단과, 판독선택을 위한 제어신호에 따라 상기 복수의 프레임 메모리에서 판독되는 데이터중 어느 하나를 선택하여 디스플레이를 위해 출력하는 멀티플렉서로 이루어진 영상복호기에서의 프레임 메모리 구조.

청구항 2

제1항에 있어서, 상기 슬라이스 버퍼는 듀얼 포트 SRAM 으로 구성된 것을 특징으로 하는 영상복호기에서의 프레임 메모리 구조.

청구항 3

제1항에 있어서, 상기 메모리수단은 3개의 DRAM 으로 구성된 것을 특징으로 하는 영상복호기에서의 프레임

임 메모리 구조

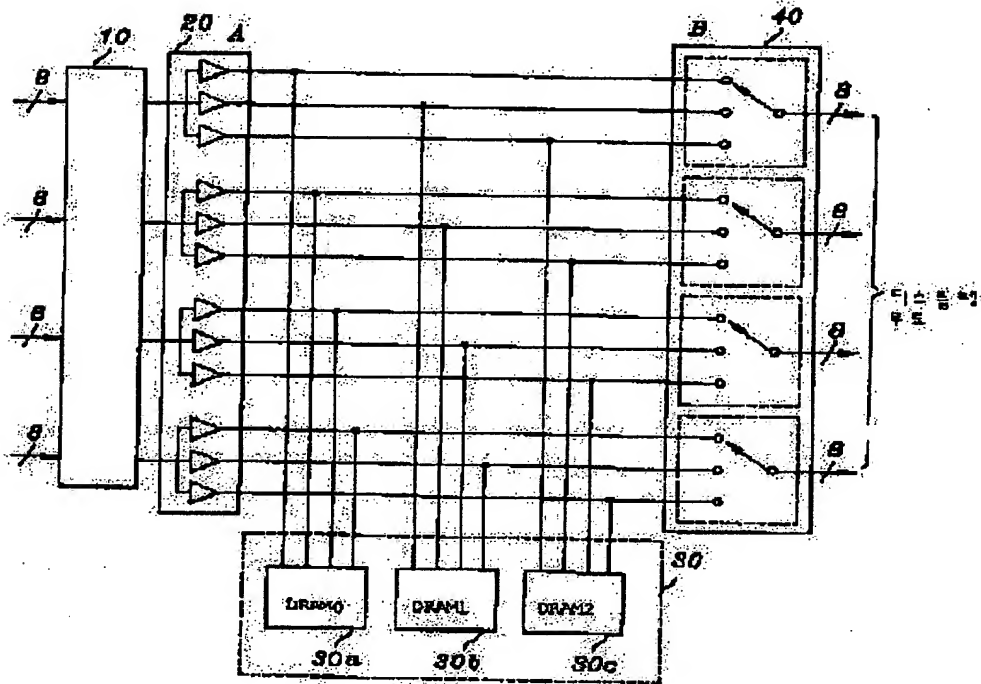
참고문 1

제 3항에 있어서, 상기 3개의 DRAM 중 두 개의 DRAM에는 한 프레임의 기간동안 기록, 판독하기 위한 화상 데이터가 저장되고, 나머지 하나의 DRAM에는 하위에 디스플레이 될 프레임의 화상데이터가 저장되는 것을 특징으로 하는 영상복호기에서의 프레임 메모리 구조.

※ 참고사항 : 최초출원 내용에 의하여 공개되는 것임.

도면

도면 1



5B2

